

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

L13 ANSWER 2 OF 3 JAPIO COPYRIGHT 1999 JPO and Japio
AN 87-232054 JAPIO
TI CONTROLLING SYSTEM FOR ***STACK*** FRAME DESCRIPTOR
IN KUISE YOUJI
PA NEC CORP, JP (CO 000423)
PI JP 62232054 A 19871012 Showa
AI JP 86-75861 (JP61075861 Showa) 19860402
SO PATENT ABSTRACTS OF JAPAN, Unexamined Applications, Section: P, Sect. No.
683, Vol. 12, No. 1, P. 50 (19880402)
IC ICM (4) G06F012-14

CC 45.2 INFORMATION PROCESSING - Memory unit

AB PURPOSE: To effectively ***protect*** a ***stack*** frame descriptor from erroneous ***writing*** by controlling a ***stack*** frame descriptor in a segment different from a segment on a main memory in which a ***stack*** frame is formed and ***writing*** by procedure is prohibited based on memory ***protecting*** function by an operating system.

CONSTITUTION: A ***stack*** frame 11 used by a main procedure is ***secured*** in a segment 10 of a main memory address space. A ***stack*** frame descriptor 21 of the ***stack*** frame 11 is different from the segment 10, and ***secured*** in other segment 20 in which ***writing*** by procedure is made impossible by memory ***protecting*** function of an operating system based on a technique such as a memory ***protecting*** key, etc. Further, a current ***stack*** frame descriptor pointer P for designating the ***stack*** frame descriptor 21 of main procedure in execution is ***secured*** in a general-purpose register, etc., in a CPU.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-232054

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)10月12日

G 06 F 12/14

3 1 0

A-7737-5B

審査請求 未請求 発明の数 1 (全4頁)

⑥ 発明の名称 スタックフレーム記述子の管理方式

⑭ 特 願 昭61-75861

⑮ 出 願 昭61(1986)4月2日

① 発 明 者 杭 瀬 洋 司

東京都港区芝5丁目33番1号 日本電気株式会社内

② 出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

③ 代 理 人 弁理士 櫻井 俊彦

明 細 書

1. 発明の名称

スタックフレーム記述子の管理方式

2. 特許請求の範囲

主記憶アドレス空間がセグメントに分割され、オペレーティング・システムによってセグメントごとの記憶保護が行われる電子計算機システムにおいて、

スタックフレーム管理情報、プロシージャ制御情報及び呼出し側のプロシージャの環境情報を含むスタックフレーム記述子を、スタックフレームが形成されるセグメントとは異なりかつプロシージャによる書込みが前記オペレーティング・システムによる記憶保護機能に基づき禁止されているセグメント内で管理することを特徴とするスタックフレーム記述子の管理方式。

3. 発明の詳細な説明

発明の目的

産業上の利用分野

本発明は、電子計算機システムに適用されるスタックフレーム記述子の管理方式に関し、特にスタックフレーム記述子を誤書き込みによる破壊から保護しつつ管理する方式に関するものである。

従来の技術

ALGOL、PASCALなどの高級言語で記述されたプログラムを構成する各プロシージャについては、それぞれのワーク領域とスタックフレーム記述子の管理領域を含むスタックフレームが、処理の開始に先立って主記憶上に確保され、処理の終了に伴って解放される。

スタックフレーム記述子は、スタックフレームのサイズやその先頭アドレス等のスタックフレーム管理情報と、引数アドレスや呼出し側プロシージャへのリターン・アドレス等のプロシージャ制御情報と、呼出し側プロシージャの各種レジスタの内容、例外発生条件及び例外処理ルーチンのアドレスやリング保護機構がある場合の走行していたリング値等のプロシージャ環境情報から構成されている。

このように、ワーク領域を含むスタックフレーム内でスタックフレーム記述子を管理しているので、プロシージャ自体や呼出した他のプロシージャがワーク領域を使用する際の誤書き込みによってスタックフレーム記述子が破壊されてしまう危険がある。スタックフレーム記述子が破壊されてしまうと、スタックフレームの管理が不能になり、プログラムの正常動作が保証されなくなる。

一般に電子計算機システムでは、主記憶アドレス空間をセグメントに分割してセグメントごとに記憶保護キーを割当てなどの記憶保護対策がオペレーティング・システムで行われる。しかしながら、各プロシージャによって確保されるワーク領域とスタックフレーム記述子の管理領域を含むスタックフレームは、同一セグメント内あるいは連続したセグメントに渡って形成されることが多いため上記オペレーティング・システムによる記憶保護対策も効果がない場合が多い。

本出願人の先願に係わる「誤書き込み防止回路」と題する特許出願（特願昭60-169413号）

オペレーティング・システムによる既存の記憶保護機能をそのまま利用してスタックフレーム記述子を誤書き込みから有効に保護するように構成されている。

以下、本発明の作用を実施例と共に詳細に説明する。

実施例

第1図は、本発明の一実施例において主プロシージャの実行状態における主記憶アドレス空間の使用状況を示す概念図である。

主記憶アドレス空間のセグメント10には、主プロシージャが使用するスタックフレーム11が確保されている。このスタックフレーム11のスタックフレーム記述子21は、セグメント10とは異なりかつ記憶保護キーなどの手法に基づくオペレーティング・システムの記憶保護機能によって、プロシージャによる書き込みが不能な他のセグメント（「スタックフレーム管理セグメント」と称する）20内に確保されている。また、実行中の主プロシージャのスタックフレーム記述子21

によれば、スタックフレーム内の記憶保護領域を表示するレジスタ、このレジスタの内容と書き込みアドレスに基づき保護領域に対するデータの書き込みを検出し、これを無効にする回路を不可することによりスタックフレーム記述子を誤書き込みから保護する発明が開示されている。

発明が解決しようとする問題点

上記先願に係わる誤書き込み防止回路によれば、スタックフレーム記述子を誤書き込みから有効に保護できるが、多少のハードウェアを追加しなければならないという問題がある。

発明の構成

問題点を解決するための手段

上記先行技術の問題点を解決する本発明のスタックフレーム記述子の管理方式は、スタックフレーム記述子を、スタックフレームが形成されるセグメントとは異なりかつプロシージャによる書き込みがオペレーティング・システムによる記憶保護機能に基づき禁止されているセグメント内に格納することにより、ハードウェアを追加することなく、

を指定するためのカレント・スタックフレーム記述子ポインタPが、CPU内の汎用レジスタなどに確保される。

主プロシージャの実行に先立ってスタックフレーム確保ルーチンが実行され、まず、可変長あるいは固定長サイズのスタックフレーム11がセグメント10内に確保される。引続き、スタックフレーム管理セグメント20内に複数用意されているスタックフレーム記述子の格納領域のうち空き状態にある一つが選択され、ここに、スタックフレーム管理情報、プロシージャ制御情報及び呼出し側プロシージャのプロシージャ環境情報で構成されるスタックフレーム記述子21が格納、退避される。更に、カレント・スタックフレーム記述子ポインタPの内容が新たに確保されたスタックフレーム記述子21を指すように変更される。

このスタックフレーム管理セグメント20内への書き込みは、オペレーティング・システムの記憶保護機能に基づき、上述のスタックフレーム確保ルーチン及び後述するスタックフレーム開放ルーチン

内の記憶保護領域をスタの内容と書き込みに対するデータの書き込み回路を不可する。この道子を誤書き込みから

重点

防止回路によれば、
導込みから有効に保
ニアを追加しなけれ

艾

我

決する本発明のスタ
は、スタックフレ
ームが形成されるキ
ーボードによる書込
による記憶保護環
境メント内に格納す
る追加することなく

- ・タックフレーム足
- ・汎用レジスタなど

った、スタックフレ
 まず、可変長ある
 レーム11がセグ
 続き、スタックフ
 復数用意されてい
 納領域のうち空
 こに、スタックフ
 制御情報及び呼
 + 環境情報で構成
 21が格納、通常
 ックフレーム記
 保されたスタック
 に変更される。
 グメント20内へ
 ・システムの記
 ックフレーム
 フレーム開放

ンにだけ許可されており、プロシージャによるこのセグメントへの書き込みは禁止されている。

スタックフレーム記述子 21 を構成する各フィールドのうち、a は呼出し側プロシージャのスタックフレーム記述子へのポインタを格納するフィールド、b はスタックフレーム 11 の先頭アドレスを格納するフィールド、c はスタックフレーム 11 のサイズを格納するフィールド、d はスタックフレーム 11 内の引数アドレスを格納するフィールド、e は呼出し側プロシージャへのリターンアドレスを格納するフィールド、f は呼出された時点における各種レジスタ内容の退避フィールドである。また、副プロシージャに引渡される引数は、スタックフレーム 11 内の引数領域に格納されている。

主プロシージャのスタックフレーム記述子 21
においては、呼出し側プロシージャが存在しない
ため、呼出し側プロシージャのスタックフレーム
記述子へのポインタ a、引数アドレス格納フィー
ルド d、呼出し側プロシージャへのリターンアド

に格納され、副プロセスの呼出し時点における各種レジスタの内容がレジスタ内容退避フィールドに格納される。

最後に、カレント・スタックフレーム記述子ポインタの内容が、呼出し側プロシージャのスタックフレーム記述子21のポインタ退避フィールドに退避されたのち、その内容が副プロシージャのスタックフレーム記述子31を指す値に変更される。このスタックフレーム確保ルーチンが終了すると、副プロシージャの実行が開始される。その後副プロシージャの処理が終了すると、スタックフレーム解放ルーチンによって、スタックフレーム12が解放され、またプロシージャ制御ポインタと呼出し側プロシージャのプロシージャ環境ポインタが回復される。

④ わち、スタックフレーム記述子22の呼出
プロシージャへのリターンアドレス格納フィ
 ⑤ からリターンアドレスXが取出され、各
 ⑥ スタック内容の退避フィールド1の内容が対応
 ⑦ スタックに戻される。更に、カレント・スタッ

レス格納フィールド。及び各種レジスタ内容の退避フィールド「はいずれも無効となっている。

このような状態のもとで、主プロシージャが副プロシージャを呼出すものとする。副プロシージャの呼出しに伴い新たなスタックフレーム確保ルーチンが実行されると、主記憶アドレス空間の使用状況が第2図に示すようなものに変化する。

すなわち、スタックフレーム確保ルーチンの実行により、まず、副プロシージャが使用するスタックフレーム 12 がセグメント 10 内に確保される。次に、このスタックフレーム 12 のスタックフレーム記述子 22 がスタックフレーム管理セグメント 30 内の空き領域に格納される。セグメント 10 内に確保されたスタックフレーム 12 の先頭アドレスが、セグメント記述子 22 の先頭アドレス格納フィールド b に格納され、サイズ m がサイズ格納フィールド c に格納される。主プロシージャから引渡された引数のアドレスは、引数アドレス格納フィールド d に格納される。また、主プロシージャへのリターンアドレス X がフィールド

クフレーム記述子ポインタPに、呼出し側プロセスのスタックフレーム記述子31のフィールドaに退避されていた値が戻される。最後に、不要となったスタックフレーム記述子31がスタックフレーム管理セグメント30上で解放され、主記憶アドレス空間の使用状態は、第1図の状態に戻る。

発明の効果

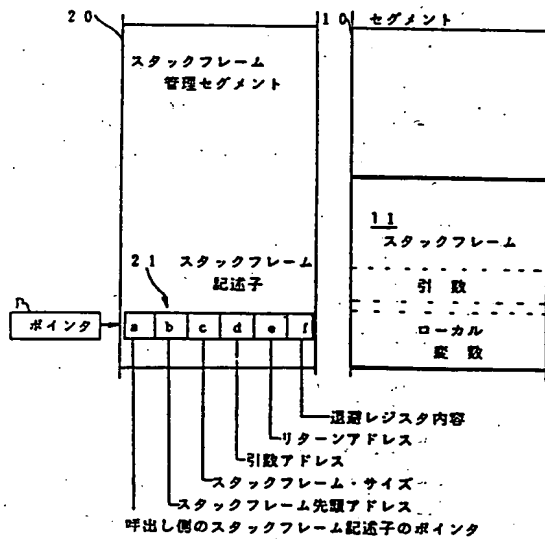
以上詳細に説明したように、本発明のスタックフレーム記述子の管理方式は、スタックフレーム記述子を、スタックフレームが形成される主記憶上のセグメントとは異なりかつプロシージャによる書き込みがオペレーティング・システムによる記憶保護機能に基づき禁止されているセグメント内で管理する構成であるから、ハードウェアをなんら付加することなく、オペレーティング・システムによる既存の記憶保護機能をそのまま利用してスタックフレーム記述子を誤書き込みから有効に保護することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例において主プロシ
ジヤ実行時の主記憶アドレス空間の使用状況を示
す概念図、第2図は上記主プロシジヤによって
副プロシジヤが呼出されたのちの主記憶アドレ
ス空間の使用状況を説明するための概念図である。

- 10、20・・・主記憶アドレス空間の異なるセ
グメント、11・・・主プロシジヤに割当てられ
たスタックフレーム、12・・・副プロシジヤに
割当てられたスタックフレーム、21・・・スタ
ックフレーム11の記述子、22・・・スタックフレ
ーム12の記述子、P・・・カレントスタックフ
レーム記述子を指すポインタ、
- a・・・呼出し側プロシジヤのスタックフレ
ーム記述子のポインタ格納フィールド、
- b・・・スタックフレーム・アドレスの格納フィ
ールド、
- c・・・スタックフレーム・サイズの格納フィー
ルド、
- d・・・引数アドレスの格納フィールド、
- e・・・呼出し側フィールドへのリターンアドレ

第 1 図

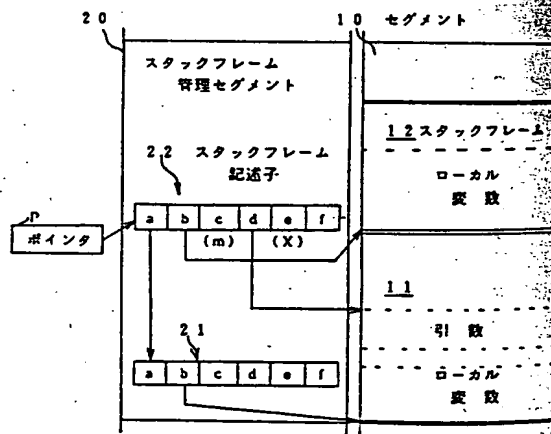


ス格納フィールド

f・・・各種レジスタ内容の退避フィールド

特許出願人 日本電気株式会社
代理人 弁理士 根井俊彦

第 2 図



Int. Cl.
G 06 F 13/00
11/34

9発明の名称 イ

6発明者 大

6発明者 安

3出願人 株

3出願人 日

3代理人 弁

最終頁に続く

明

1. 発明の名称

イベントトレ

2. 特許請求の範囲

1. ホストコント

始相合を出力

刻を初期時刻

けた入出力制

ットしたのち

イベントトレ

イベントが発

ントデータと

ント値とを内

へ格納し、オ

があつた時に

装置内メモリ

容を読み取り

マカウント

時に記憶し

えてイベン